

1. W2054-01

**RAPID RESPONSE PHOTOELECTRIC CURRENT MULTIPLYING DEVICE FORMED OF MIXED THIN FILM OF HETEROLOGOUS ORGANIC SEMICONDUCTOR**

**Patent number:** JP2003282934  
**Publication date:** 2003-10-03  
**Inventor:** HIRAMOTO MASAHIRO; YOKOYAMA MASAAKI  
**Applicant:** JAPAN SCIENCE & TECH CORP  
**Classification:**  
- international: *H01L31/107; H01L31/14; H05B33/14; H05B33/22; H01L31/102; H01L31/14; H05B33/14; H05B33/22; (IPC1-7): H05B33/14; H05B33/22; H01L31/107; H01L31/14*  
- european:  
**Application number:** JP20020083760 20020325  
**Priority number(s):** JP20020083760 20020325

[Report a data error here](#)**Abstract of JP2003282934**

**PROBLEM TO BE SOLVED:** To increase the optical response speed of multiplied photoelectric current.

**SOLUTION:** A photoelectric current multiplying layer 1 is an codeposition film added with 30 vol. % of copper phthalocyanine which has a thickness of 500 nm. The photoelectric current multiplying layer 1 is sandwiched between a translucent gold evaporation film electrode 2 and an ITO electrode 3 which are provided on both faces of the photoelectric current multiplying layer 1. When voltage is applied from a power supply 4 via both electrodes 2 and 3 and light is irradiated on the photoelectric current multiplying layer 1 via one electrode 2, the multiplied photoelectric current is caused to flow at a rapid optical response speed between the electrodes 2 and 3.

**COPYRIGHT:** (C)2004,JPO

---

Data supplied from the **esp@cenet** database - Worldwide

(19) 日本国特許庁 (JP)

## (12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2003-282934

(P2003-282934A)

(43) 公開日 平成15年10月3日 (2003.10.3)

(51) Int.Cl.<sup>7</sup>  
 H 01 L 31/107  
 31/14  
 // H 05 B 33/14  
 33/22

識別記号

F I  
 H 01 L 31/14  
 H 05 B 33/14  
 33/22  
 H 01 L 31/10

テ-マコ-ト<sup>8</sup> (参考)  
 A 3 K 0 0 7  
 A 5 F 0 4 9  
 Z  
 B

審査請求 有 請求項の数 6 O L (全 7 頁)

(21) 出願番号 特願2002-83760(P2002-83760)

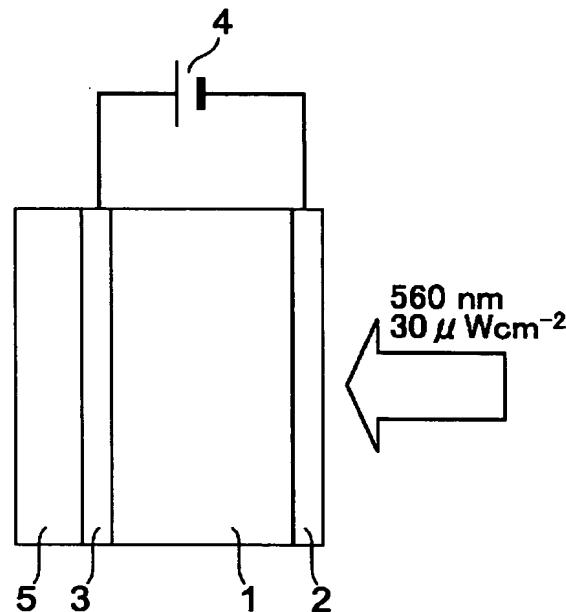
(22) 出願日 平成14年3月25日 (2002.3.25)

(71) 出願人 396020800  
 科学技術振興事業団  
 埼玉県川口市本町4丁目1番8号  
 (72) 発明者 平本 昌宏  
 大阪府高槻市日吉台一番町10-45  
 (72) 発明者 横山 正明  
 兵庫県西宮市柏堂西町10-9  
 (74) 代理人 100085464  
 弁理士 野口 駿雄  
 Fターム(参考) 3K007 DB03  
 5F049 MA07 MB08 NA03 SE04 SS01

## (54) 【発明の名称】 異種有機半導体の混合薄膜による高速応答光電流増倍デバイス

## (57) 【要約】

【課題】 増倍光電流の光応答速度を速める。  
 【解決手段】 光電流増倍層1はC60に銅フタロシアニンを30vol%添加した共蒸着膜であり、その膜厚は500nmである。光電流増倍層1はその両面に設けられた半透明金蒸着膜電極2とITO電極3でサンドイッチ状に挟まれされている。両電極2, 3を介して電源4により電圧を印加し、一方の電極2を通して光電流増倍層1に光を照射すると、両電極2, 3間に速い光応答速度で増倍光電流が流れる。



## 【特許請求の範囲】

【請求項1】 光導電性有機半導体を含む光電流増倍層に電圧を印加した状態でその光電流増倍層に光照射することにより増倍された量子収率で光照射誘起電流を得る光電流増倍デバイスにおいて、

前記光電流増倍層の光導電性有機半導体は電子輸送性有機半導体とホール輸送性有機半導体の混合物であり、一方の有機半導体に対する他方の有機半導体の割合は20 vol%から50 vol%の範囲にあることを特徴とする高速応答光電流増倍デバイス。

【請求項2】 前記光電流増倍層には有機電界発光層が積層一体化されており、前記光電流増倍層に光照射することにより、前記有機電界発光層から光-光変換光を得る請求項1に記載の高速応答光電流増倍デバイス。

【請求項3】 前記光電流増倍層は前記電子輸送性有機半導体と前記ホール輸送性有機半導体の共蒸着膜である請求項1又は2に記載の高速応答光電流増倍デバイス。

【請求項4】 前記電子輸送性有機半導体はフラーレン、ナフタレン誘導体、C70、並びにペリレン顔料及びその誘導体からなる群から選ばれた少なくとも1種である請求項1から3のいずれかに記載の高速応答光電流増倍デバイス。

【請求項5】 前記ホール輸送性有機半導体はフタロシアニン顔料及びその誘導体、キナクリドン顔料、アセン類、並びにホール輸送剤からなる群から選ばれた少なくとも1種である請求項1から4のいずれかに記載の高速応答光電流増倍デバイス。

【請求項6】 前記光電流増倍層はフラーレンと銅フタロシアニンとの共蒸着薄膜であり、フラーレンに対して銅フタロシアニンを20 vol%から50 vol%の範囲で添加している請求項1又は2に記載の高速応答光電流増倍デバイス。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】 本発明は、光電流増倍デバイスに関し、特に、光導電性有機半導体による光電流増倍現象を利用した光電流増倍素子、及びさらに有機電界発光(有機EL)層を備えて光-光変換光を得る光-光変換素子を含む光電流増倍デバイスに関するものである。光電流増倍素子は例えばフォトセンサーに利用可能である。

## 【0002】

【従来の技術】 従来、光導電性有機半導体による光電流増倍現象を利用した光電流増倍デバイスは、有機/金属界面における光電流の增幅効果を利用している。一般には、光電流増倍デバイスは、光導電性有機半導体層又はそれに有機電界発光層を積層したものを2枚の金属電極ではさんだサンドイッチ型セル構造を持つ。その光導電性有機半導体層としては精製により高純度化したただ1種類の有機半導体から成る単独蒸着薄膜を用いていた。

【0003】 具体的な例としては、ペリレン顔料の単独蒸着薄膜を用いた光電流増倍デバイス(例えば、M. Hiramoto, T. Imahiqashi, and M. Yokoyama, *Applied Physics Letters*, 64, 187 (1994).)、キナクリドン顔料の単独蒸着薄膜を用いた光電流増倍デバイス(M. Hiramoto, S. Kawase, and M. Yokoyama, *Japanese Journal of Applied Physics*, 35, L349 (1996).)、ナフタレン誘導体の単独蒸着薄膜を用いた光電流増倍デバイス(例えば、T. Katsume, M. Hiramoto, and M. Yokoyama, *Applied Physics Letters*, 69, 3722 (1996).)など、いずれも光導電性有機半導体の単独蒸着薄膜を用いた光電流増倍デバイスが報告されている。

【0004】 また、光導電性有機半導体からなる光電流増倍層に有機電界発光膜を積層一体化して、光の波長変換と光増幅を行なう光-光変換素子も報告されている(T. Katsume, M. Hiramoto, and M. Yokoyama, *Appl. Phys. Lett.*, 64, 2546 (1994), 及び M. Hiramoto, T. Katsume, and M. Yokoyama, *Opt. Rev.*, 1, 82 (1994)を参照)。この場合も、その光電流増倍層は光導電性有機半導体の単独蒸着薄膜である。

## 【0005】

【発明が解決しようとする課題】 上述した従来の単独蒸着薄膜による光電流増倍デバイスは、増倍率(入射フォトン数に対する素子を流れた増倍光電流による電子数の比)が1よりも大きくアバランシェフォトダイオードのような、増幅型の光センシングデバイスに応用できる可能性を有する。しかし、増倍光電流の光照射開始(光オン)と光照射停止(光オフ)に対する応答に、秒オーダーの時間を要し、すなわち、増倍光電流の光応答速度が非常に遅いという欠点があり、光電流増倍デバイスをフォトセンサーとして応用する際の障害となっていた。

【0006】 単独蒸着薄膜による光導電性有機半導体を用いた光-光変換素子においても同じ問題がある。本発明は、素子としては光電流増倍素子と光-光変換素子の両方を含んだ光電流増倍デバイスを対象とするものであり、そのような光電流増倍デバイスにおける増倍光電流の光応答速度を速めることを目的とするものである。

## 【0007】

【課題を解決するための手段】 本発明の高速応答光電流増倍デバイスは、光導電性有機半導体を含む光電流増倍層に電圧を印加した状態でその光電流増倍層に光照射することにより増倍された量子収率で光照射誘起電流を得る光電流増倍デバイスにおいて、前記光電流増倍層の光導電性有機半導体は電子輸送性有機半導体とホール輸送性有機半導体の混合物であり、一方の有機半導体に対する他方の有機半導体の割合は20 vol%から50 vol%の範囲にあることを特徴とするものである。本発明によれば、増幅型フォトセンサーとして実用可能な高速応答光電流増倍デバイスが実現できる。

## 【0008】

【発明の実施の形態】電子輸送性有機半導体としては、フラー・レン(C60)、ナフタレン誘導体(NTCDA(ナフタレンテトラカルボン酸無水物)など)、C70、ペリレン顔料とその誘導体(窒素原子に付いている置換基の異なる誘導体は多種知られており、例えば、t-BuPh-PTC, PhEt-PTCなどがあり、高い光電変換能を持つIm-PTCもある。)などを挙げることができる。これらの有機半導体の主なものを図2に示す。

【0009】ホール輸送性有機半導体としては、フタロシアニン顔料とその誘導体(中心に種々の金属をもつ銅フタロシアニン(CuPc)などの金属フタロシアニン(MPc)、金属をもたないH2Pcや、周りに種々の置換基の付いたもの)、キナクリドン顔料(DQ)の他、アントラセン、ペリレンなどのアセン類、トリフェニル・ジアミン誘導体(TPD)などのホール輸送剤を挙げることができる。これらの有機半導体の主なものを図2に示す。

【0010】光電流増倍現象は結晶性の有機半導体膜のみで観測されるため、一方の有機半導体に他方の有機半導体を大量に添加することで、一方の有機半導体の結晶性が失われてアモルファス膜になる場合は、増倍現象自体が起こらなくなってしまう。製造方法の一例として共蒸着を使用することができるが、共蒸着の場合、異種材料を高濃度で添加すると、膜のアモルファス化がかなりの率で起こることが分っている。例えば、一実施例で示す系においては、C60にCuPcを30%添加してもC60がアモルファス化せず、単独のC60と同程度の増倍率が観測できた。しかし、この系でも50%添加(C60:CuPc=50:50)すると増倍自体が起らなくなる。

【0011】また、一方の有機半導体に対する他方の有機半導体の添加量が少ない場合は高速化効果が不十分となる。例えば、一実施例で示す系においては、C60に対するCuPc添加量が10%と少ない場合は、高速化効果が不十分であった。

【0012】したがって、一方の有機半導体に添加する他方の有機半導体は、一方の有機半導体の結晶性を破壊することなく、20~50%の高濃度に添加できる材料であることが必要である。本発明の効果は、通常、ドーピングと称されるような数%以下の微量の添加では観測できない。

【0013】光電流増倍層の第1の形態は蒸着膜である。蒸着膜は、電子輸送性有機半導体とホール輸送性有機半導体を同時に蒸着する共蒸着技術や、電子輸送性有機半導体とホール輸送性有機半導体を予め混合した有機半導体を蒸着源に使用する方法によって作製することができる。蒸着膜の膜厚は0.3~5.0μmが好ましい。膜厚がこの範囲より薄くなるとビンホールが発生して信頼性が低下する。

【0014】光-光変換素子を構成する有機電界発光層としては、アルミ・キノリノール錯体(A1q,)、3,4,9,10-ペリレンテトラカルボキシリック3,4:9,10-ビス(フェニルエチルイミド)などの蒸着膜を挙げることができる。有機電界発光層の膜厚は0.05~0.1μmが適当である。

【0015】光-光変換素子では有機電界発光層と電極との間にキャリア輸送層(ホール輸送層又は電子輸送層)が設けられることがある。そのキャリア輸送層としては、N,N-ジフェニル-N,N-ビス(4-メチルフェニル)-4,4-ジアミンなどのトリフェニル・ジアミン誘導体(TPD)、3,5-ジメチル-3,5-ジ三級ブチル-4,4-ジフェノキノン、2-(4-ビフェニル)-5-(4-三級ブチルフェニル)-1,3,4-オキサジアゾール、N,N,N,N-テトラ-(m-トルイル)-m-フェニレンジアミンなどの蒸着膜を挙げることができる。キャリア輸送層の膜厚は0.05~0.1μmが適当である。

【0016】電極として光透過性を要求される側に設けられる電極膜としては、ITO(酸化インジウム錫)透明電極の他、金その他の金属の蒸着膜やスパッタリング膜を用いることができる。電極膜はガラス基板に形成してもよく、光電流増倍層又は有機電界発光層との積層体に蒸着法やスパッタリング法により形成してもよい。

### 【0017】

【実施例】次に、本発明について図面を参照して説明する。本実施例では、C60単独蒸着膜と、C60に銅フタロシアニン(CuPc)を30vol%添加したC60-CuPc共蒸着膜(C60:CuPc=70:30)の特性を比較した。

【0018】まず、図2に本発明が対象とする高速応答光電流増倍デバイスのセルの断面図を示す。1は光電流増倍層であり、この実施例ではC60に銅フタロシアニンを30vol%添加した共蒸着膜である。比較例として光電流増倍層1をC60単独蒸着膜としたものも作製した。光電流増倍層1の膜厚は500nmである。光電流増倍層1はその両面に設けられた金属電極2、3でサンドイッチ状に挟まれれている。電極3は透明ガラス基板5上に蒸着されたものである。電極2、3のうち少なくとも入射側の電極膜は入射光に対して透明又は半透明である。ここでは、電極2として透明電極として動作するITO(indium tin oxide)膜、電極2を半透明金蒸着膜(膜厚20nm)とした。4はセルに電圧を印加するための電源である。図3にC60と銅フタロシアニンの化学構造式を示す。

【0019】本発明を光-光変換素子に適用する場合は、光電流増倍層1に有機電界発光層が積層一体化される。セル特性評価は、金電極2がITO電極3に対してマイナスになるように電圧印加し、金電極2側から560nmの単色光照射を行い、増倍光電流の光応答特性、増倍率(入射フォトン数に対するセルを流れた増倍光電

流による電子数の比)の印加電圧依存性、増倍光電流の照射光強度依存性などを測定した。

【0020】図4(a)に比較例としてC60単独蒸着膜を用いて作製したセルにおける増倍光電流の応答プロファイル、(b)に一実施例としてC60-CuPc共蒸着膜(C60:CuPc=70:30)を用いて作製したセルにおける増倍光電流の応答プロファイルを示す。横軸は時間(秒)、縦軸は電流密度(Current density)である。測定条件は印加電圧10V、Au電極2をITO電極3に対してマイナスに電圧印加、560nmの単色光をAu電極2側から照射、光強度30μW/cm<sup>2</sup>で、両セルにおいて等しくなるようにした。

【0021】増倍率は前者では10倍、後者では15倍であり、これはほぼ同じであるとみてよい。この条件で増倍はAu電極2とC60の光電流増倍層1との界面で起こっていることを確認してある。

【0022】図4の2つの結果を比べると、光電流増倍層1としてC60単独膜を使用した場合(a)に比べて、C60-CuPc共蒸着膜を使用した方が明らかに応答が速くなっていることが分かる。

【0023】光オン時の90%応答時間(増倍光電流の飽和値の90%に達するのに要する時間)は、C60単独膜の光電流増倍層では1秒であるのに対して、C60-CuPc共蒸着膜の光電流増倍層では、本測定システムの時間分解能の限界(応答プロファイルの各点の時間間隔)である0.2秒以下で立ち上がり応答をしており、ミリ秒(ms)オーダーの応答をしていることが分った。

【0024】また、光オフ時の90%応答時間(光照射前の電流レベルに90%まで復帰するのに要する時間)は、C60単独膜の光電流増倍層では1.3秒であるのに対して、C60-CuPc共蒸着膜の光電流増倍層では、本測定システムの時間分解能の限界(応答プロファイルの各点の時間間隔)である0.2秒以下である。以上のように、増倍光電流の光オン、光オフ双方の応答を、今回初めてミリ秒オーダーにすることに成功した。

【0025】図5の(a)に、C60-CuPc共蒸着膜(C60:CuPc=70:30)を用いたセルの応答速度を、オシロスコープを用いて、より高い時間分解能で測定した結果を示す。光源には、波長560nmのLEDを用い、光のオン/オフをファンクションジェネレーターで制御している。なお、図5中の(b)は、照射した周期光パルス(パルス幅:100ms)の形を示している。印加電圧14V、照射光強度250μW/cm<sup>2</sup>である。増倍率は15倍である。立ち上がり応答速度は8ms、立ち下がり応答速度は15msの高速であることが分った。よって、40Hz以上の光パルスを用いた動作が可能である。

【0026】応答プロファイルは非常に再現性がよく、光をオフすると、光照射前の暗電流レベルに再現良く復帰している。なお、この測定の分解能(プロファイルの

各点の時間間隔)は100μsであるが、増倍光電流はLEDの立ち上がり応答に完全に追随して、100μs(1点の時間間隔)以内で立ち上がっていることが分かる。以上のようにC60にCuPcを30%添加することで、増倍率を低下させることなく、増倍光電流の応答速度を約1000倍高速化することができた。

【0027】図6に、C60-CuPc共蒸着膜(C60:CuPc=70:30)を用いたセルの応答速度の90%立ち上がり応答速度(Rise time(ミリ秒))と増倍率(Multiplication rate)の印加電圧(Applied voltage(V))依存性を示す。白丸が応答速度、黒角が増倍率を表す。光強度は250μW/cm<sup>2</sup>である。印加電圧が高くなると、増倍率は増加して30倍近くになり、同時に応答速度も急激に速くなっていることが分かる。印加電圧20Vにおいて、90%応答速度3ミリ秒という過去最速の応答を観測することができた。

【0028】この印加電圧20Vのときの応答プロファイルを図7に示す。横軸は時間(ミリ秒)、縦軸は電流(μA)である。90%応答速度が3ミリ秒であること20が明瞭に読み取れる。図8に、印加電圧11Vにおいて、照射光強度を15から250μW/cm<sup>2</sup>まで変化させたときの立ち上がり応答プロファイルを示す。横軸は時間(ミリ秒)、縦軸は電流(μA)である。

【0029】図9に、図8の結果を、90%立ち上がり応答速度と増倍光電流量の照射光強度依存性としてまとめた。横軸は照射光強度(Light intensity(μW/cm<sup>2</sup>))、左側の縦軸は立ち上がり応答速度(Rise time(ミリ秒))、右側の縦軸は増倍光電流量(Multiplied photocurrent(μA))である。白丸が立ち上がり応答速度、黒角が増倍光電流量を表す。照射光強度を250から15μW/cm<sup>2</sup>まで弱くしても、90%応答速度は10から15msになっただけでほとんど遅くならなかった。また、増倍光電流量は光強度に対してほぼ比例関係であることが分った。

【0030】本実施例のC60-CuPc共蒸着膜(C60:CuPc=70:30)を用いたセルは、光オンと光オフの両方に対するミリ秒に達する応答速度、光強度に対して増倍光電流量が比例関係にあること、暗電流レベルが安定で増倍光電流応答が非常に再現性が良いことなど、光センシングに非常に適した性能を有している。この素子性能は、光電流増倍現象を利用した增幅型フォトセンサーの可能性を実証したものといえる。

【0031】なお、現在の増倍率は30倍程度であるが、C60単独蒸着膜を用いたセルにおいては、光電流増倍層の膜厚を現在の500nmから350nmに減らすことで、1000倍程度に増倍率を増大できることを確認しており、C60-CuPc共蒸着膜を用いたセルの場合も1000倍程度の増倍率は実現できる。

【0032】図10に、増倍時のC60/Au界面のエネルギー構造を示す。増倍光電流は、C60/Au界面

に光生成ホールが蓄積して界面に高電界が集中することで、Au電極からC60層へ電子が大量にトンネル注入されることで起こる。

【0033】図11に、C60-CuPc/Au界面の模式図を示す。蒸着Au電極は、20nmの超微粒子の集合体であることが分かっており、C60-CuPc共蒸着膜とAu粒子との間に空隙がある場所に光生成ホールが蓄積して、界面に電界集中し、電極からの電子注入を引き起こす（構造トラップモデル）。ここで、CuPcが30%というような高濃度で添加された場合、C60膜内にCuPcのつながったルートができる。

【0034】図10、図11に基づいて、高速応答化の原因について述べる。まず、光オン時の立ち上がりについては、光キャリア生成量子収率（2次的な増倍電子注入が起こる前の、通常の（1次）光電流の量子収率）は、図12に示されるように、C60とCuPcを混合することで著しく増感されており、印加電圧6Vにおいて、単独C60では20%であるのに対して、C60-CuPc共蒸着膜（C60:CuPc=70:30）では60%に達していることが実測できている。なお、図12で、横軸は印加電圧（V）、縦軸は1次光電流の量子収率（Quantum efficiency of primary photocurrent (%)）である。そのため、実施例の素子を動作させている20Vに近い高電圧領域では100%の上限に近いと推定できる。また、ホール輸送性のCuPcは、光生成したホールを効率よくC60-CuPc共蒸着膜/Au界面まで輸送するルートを提供する（図11）。これら2つの効果によって、C60-CuPc共蒸着膜/Au界面に供給される光生成ホールの数が増えたため、電子注入を引き起こすに充分なホールが非常に速く蓄積し、その結果、図5に示したように、増倍光電流は100μs以内で立ち上がったと考えられる。

【0035】一方、光オフ時の立ち下がりの高速化を説明するには、C60-CuPc共蒸着膜/Au界面に蓄積したホールが、30%程度のCuPc添加によって新たにできたCuPcルートを通って素早くAu電極に解放されるようになった、と考えることができる（図11）。

【0036】以上のことから、3msに達する立ち上がりの高速化は、CuPc添加によって、界面の構造トラップへのホールの蓄積速度と、構造トラップからのホールの解放速度の両方が大きくなつたため、両者の平衡が非常に速く（ミリ秒のオーダーで）達成されるようになり、界面のホールの蓄積量がミリ秒のオーダーで一定の値となつたため、（ホール蓄積プロセスと解放プロセスとの間で平衡が達成されればトラップに存在するホール数は一定の値となる）、界面のホール数で決まる増倍光電流がミリ秒のオーダーで飽和値に達した、と考えれば合理的に説明できる。逆に、これまでの光応答速度の非常に遅いデバイスにおいては、有機/金属界面の構造ト

ラップへのホール供給速度及び解放速度の両方が非常に遅かったために、増倍光電流が飽和一定値に達するのに数十秒もかかっていたと云える。

【0037】

【発明の効果】以上説明したように本発明は、光導電性有機半導体を含む光電流増倍層に電圧を印加した状態でその光電流増倍層に光照射することにより増倍された量子収率で光照射誘起電流を得る光電流増倍デバイスにおいて、光電流増倍層の光導電性有機半導体は電子輸送性有機半導体とホール輸送性有機半導体の混合物であり、一方の有機半導体に対する他方の有機半導体の割合は20vol%から50vol%の範囲にあるようにしたので、増倍光電流の光応答速度を向上させることができ、実用的な増幅型フォトセンサーとして応用可能な光電流増倍デバイスが実現できる。

【図面の簡単な説明】

【図1】本発明で使用する有機半導体のいくつを示す化式である。

【図2】本発明の高速応答光電流増倍デバイスの一実施例を示す断面図である。

【図3】C60とCuPcの化学式である。

【図4】（a）は比較例としてC60単独蒸着膜を用いて作製したセルにおける増倍光電流の応答プロファイル、（b）はC60-CuPc共蒸着膜（C60:CuPc=70:30）を用いて作製した一実施例のセルにおける増倍光電流の応答プロファイルを示す図である。

【図5】（a）はC60-CuPc共蒸着膜（C60:CuPc=70:30）を用いて作製した同実施例のセルのより高い時間分解能で測定した応答プロファイル、（b）は照射した周期光パルス光の波形である。

【図6】同実施例のセルの90%立ち上がり応答速度と増倍率の印加電圧依存性を示す図である。

【図7】同実施例のセルで印加電圧20Vで観測された90%応答の応答プロファイルを示す図である。

【図8】同実施例のセルで照射光強度を15から250μW/cm<sup>2</sup>まで変化させたときの立ち上がり応答プロファイルを示す図である。

【図9】同実施例のセルで立ち上がり応答速度と増倍光電流量の照射光強度依存性を示す図である。

【図10】同実施例における増倍時のC60/Au界面のエネルギー構造図である。

【図11】同実施例におけるC60-CuPc共蒸着膜/Au界面の模式図である。

【図12】C60-CuPc共蒸着膜を用いて作製したセルとC60単独蒸着膜を用いて作製したセルにおける1次光キャリア生成量子収率の印加電圧依存性を示す図である。

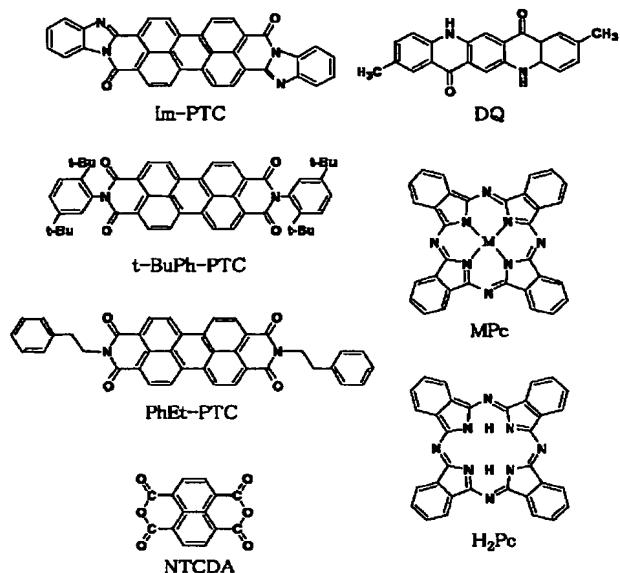
【符号の説明】

1 光電流増倍層  
2 金蒸着膜電極

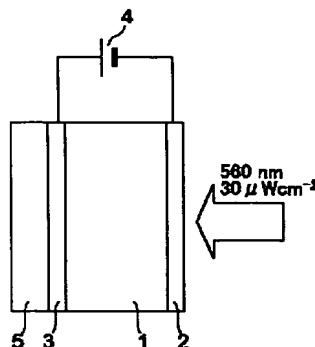
3 ITO電極

\* \* 4 電源

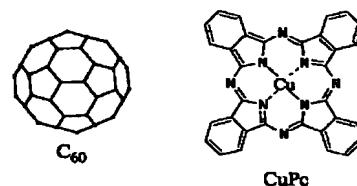
【図1】



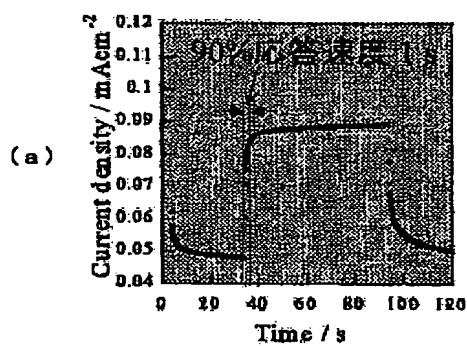
【図2】



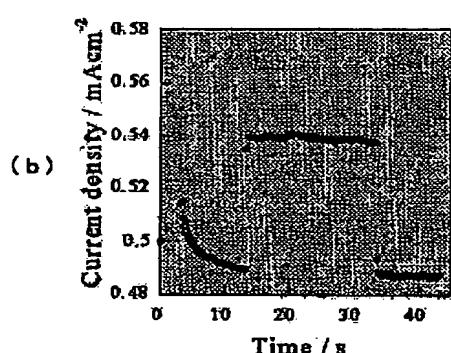
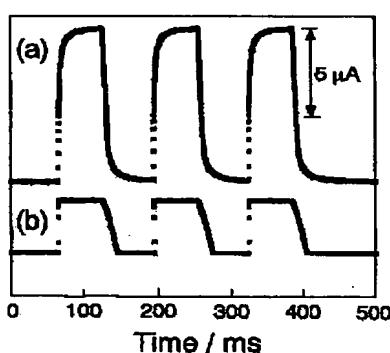
【図3】



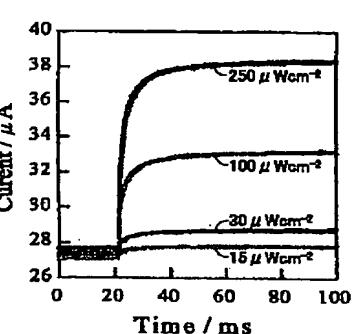
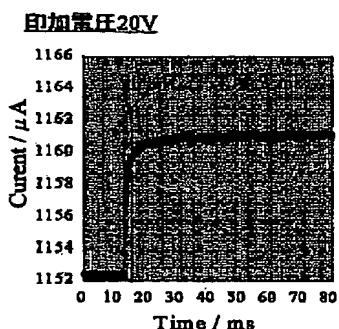
【図4】



【図5】

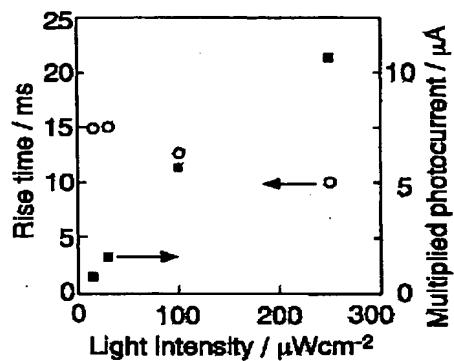


【図7】

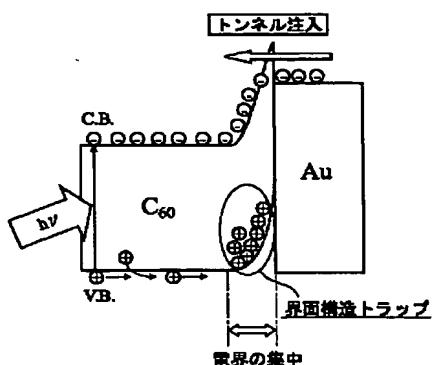


BEST AVAILABLE COPY

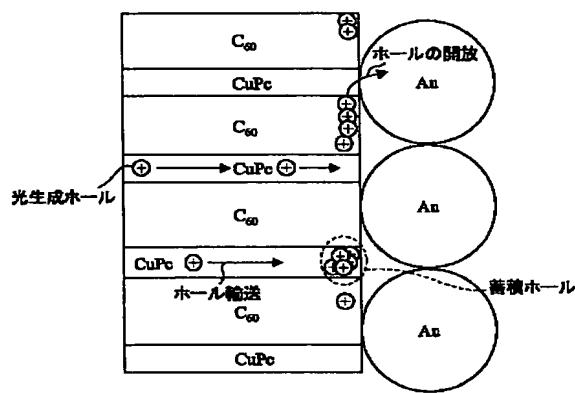
【図9】



【図10】



【図11】



【図12】

